

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-178046

(43)Date of publication of application : 24.06.1994

(51)Int.Cl.

H04N 1/028

H04N 5/335

(21)Application number : 04-330482

(71)Applicant : HAMAMATSU PHOTONICS KK

(22)Date of filing : 10.12.1992

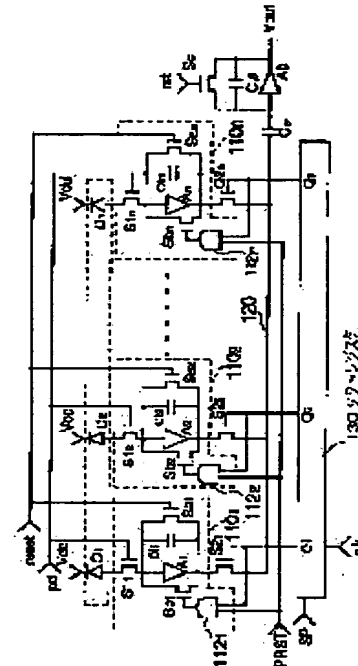
(72)Inventor : MIZUNO SEIICHIRO

## (54) SOLID-STATE IMAGE PICKUP ELEMENT

(57)Abstract:

PURPOSE: To provide a solid-state image pickup element in which influence by the dispersion of an offset voltage can be suppressed and superior linearity can be obtained.

CONSTITUTION: This solid-state image pickup element is equipped with plural photodiodes D1 to Dn which convert light from an object to a current at every picture element, plural integration circuit parts 1101 to 110n provided at every photodiode and which output the current on the photodiode by integrating from a reset state as the voltage, a signal post-processing circuit which outputs by amplifying difference between an output voltage set in the reset state in the integration circuit and an integrated output voltage, and a control circuit part which selects the output of the integration circuit parts 1101 to 110n sequentially and outputs them to the signal post-processing circuit and also, resets the integration circuit parts 1101 to 110n.



## LEGAL STATUS

[Date of request for examination] 10.11.1994

[Date of sending the examiner's decision of rejection] 15.06.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 11-11627

[Date of requesting appeal against examiner's decision of rejection] 15.07.1999

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-178046

(43)公開日 平成6年(1994)6月24日

(51) Int.Cl.<sup>5</sup>

H O 4 N 1/028

5/335

識別記号

庁内整理番号

A 8721-5C

W

FI

### 技術表示箇所

審査請求 未請求 請求項の数 3 (全 8 頁)

(21)出願番号 特願平4-330482

(22)出願日 平成4年(1992)12月10日

(71)出願人 000236436

浜松ホトニクス株式会社

静岡県浜松市市野町1126番地の1

(72)発明者 水野 誠一郎

静岡県浜松市市野町1126番地の1 浜松ホ  
トニクス株式会社内

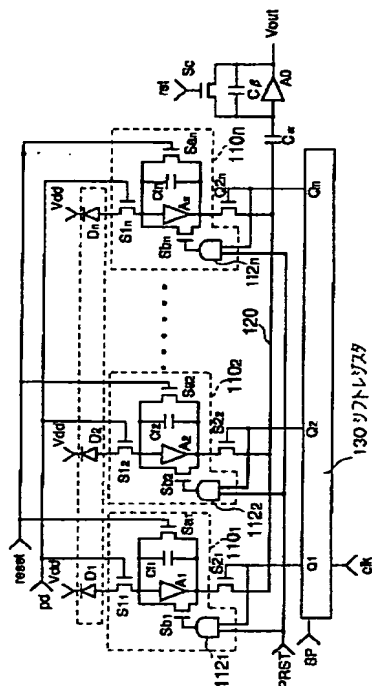
(74)代理人 弁理士 長谷川 芳樹 (外3名)

(54)【発明の名称】 固体撮像素子

(57) 【要約】

【目的】 オフセット電圧のバラツキの影響が小さく、リニアリティが良い固体撮像素子を提供する。

【構成】 本発明の固体撮像素子は、被写体からの光を画素ごとに電流に変換する複数のフォトダイオードと、フォトダイオードごとに設けられ、リセット状態からフォトダイオードの電流を積分して電圧として出力する複数の積分回路部と、積分回路部のリセット状態の出力電圧と積分した出力電圧との差を増幅して出力する信号後処理回路と、積分回路部の出力を順次選択し、信号後処理回路に出力するとともに積分回路部をリセットする制御回路部とを備える。



FP04-2451  
-0000-HP  
05.5.10

## 【特許請求の範囲】

【請求項1】 被写体からの光を画素ごとに電流に変換する複数のフォトダイオードと、  
前記フォトダイオードごとに設けられ、リセット状態から前記電流を積分して電圧として出力する複数の積分回路部と、

前記積分回路部のリセット状態の出力電圧と積分した出力電圧との差を増幅して出力する信号後処理回路と、  
前記積分回路部の出力を順次選択し、前記信号後処理回路に出力するとともに前記積分回路部をリセットする制御回路部とを備える固体撮像素子。

【請求項2】 前記制御回路部は、前記積分回路部が一斉に所定の時間リセット状態から前記電流を積分した後、前記積分回路部の積分した電圧を順次選択し、前記信号後処理回路に出力することを特徴とする請求項1記載の固体撮像素子。

【請求項3】 前記積分回路部は前記電流を積分するためのコンデンサを有し、このコンデンサは電極で絶縁体を挟みこむ構造を有することを特徴とする請求項1記載の固体撮像素子。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、複数の受光素子で構成され、被写体からの光を画像信号に変化するためのイメージセンサに関し、特に、密着型イメージセンサに関する。

## 【0002】

【従来の技術】 シリコンフォトダイオードなどの受光素子は、多種の民生品に利用され、例えば、ファックスなどの読み取り用に一般に使用されている。近年、光学系を省略し、イメージセンサを原稿に近接させて読み取らせようとするものがあり（密着型イメージセンサ）、このようなイメージセンサを用いることで装置が小形化するなどの利点がある。

【0003】 一般的に、faxなどの原稿読み取り装置について密着型イメージセンサを使用する場合、対象画像を近接して1対1で読み取ろうとするため、各フォトダイオードの画素面積は世間一般にビデオカメラなどで使用されているCCDよりも、非常に大きい。このため、従来のCCD方式は、原理的に転送電荷量に制約がある。そのため、密着型イメージセンサを構成するには、各フォトダイオードにMOSFETによるソースフォロワ回路を設け、この回路で読み出す、という方式がある。一方、例えば、特開平3-143159にあるように、ソースフォロワ回路にかえて各フォトダイオードに積分器を設ける、というものがある。この方式では、各積分器で各フォトダイオードの光電流を積分し、得られた信号をシフトレジスタによりスキャンして一本の出力信号用の配線（ビデオライン）から画像信号（ビデオ信号）が出力される。

## 【0004】

【発明が解決しようとする課題】 通常積分器は反転増幅器で構成され、イメージセンサのような画像信号を扱う場合、この増幅器には低い周波数、特に直流の増幅が可能なものが望ましい。OPアンプにもみられるように、直流の増幅が可能な増幅器では入力がある場合必ずしも出力0Vにはならずオフセット電圧がある。そのため、積分器の出力にはオフセット電圧があらわれる。

【0005】 上述のように、各フォトダイオードに積分器を設けた場合、各積分器の出力にはオフセット電圧があらわれる。このオフセット電圧は、積分器を構成する増幅器のバラツキによって違ったものになり、これがスキャンして画像信号として出力される。オフセット電圧が一定ならば問題は少ないのであるが、異なったものであるため、出力の画像信号にはスキャンされる積分器に応じて電圧が変化し、ノイズが加わっているのと同じことになる。増幅器のバラツキは、宿命的なものであるため、多数の積分器すべてについてオフセット電圧を一定にするのは非常に難しいものになっている。

## 【0006】

【課題を解決するための手段】 上記課題を解決するために、本発明の固体撮像素子は、被写体からの光を画素ごとに電流に変換する複数のフォトダイオードと、フォトダイオードごとに設けられ、リセット状態からフォトダイオードの電流を積分して電圧として出力する複数の積分回路部と、積分回路部のリセット状態の出力電圧と積分した出力電圧との差を増幅して出力する信号後処理回路と、積分回路部の出力を順次選択し、信号後処理回路に出力するとともに前記積分回路部をリセットする制御回路部とを備える。

【0007】 制御回路部は、積分回路部が一斉に所定の時間リセット状態から電流を積分した後、積分回路部の積分した電圧を順次選択し、信号後処理回路に出力することを特徴としても良い。

【0008】 積分回路部は電流を積分するためのコンデンサを有し、このコンデンサは電極で絶縁体を挟みこむ構造を有することを特徴としても良い。

## 【0009】

【作用】 本発明の固体撮像素子では、被写体からの光は、フォトダイオードで画素ごとに電流に変換され、この電流は各積分回路部でフォトダイオードごとに積分されて電圧に変換される。この積分回路部の出力が順次、選択されて信号後処理回路に出力され、そののち積分回路部はリセットされる。積分回路部のリセット状態の出力電圧と積分した出力電圧との差が、画素ごとに順次信号後処理回路で増幅され出力される。各積分回路部のオフセット電圧はバラツキにより、積分回路部で異なったものになるのだが、オフセット電圧と等しいリセット状態の出力電圧と積分した出力電圧との差をとることでオフセット電圧がキャンセルされる。

【0010】積分回路部が一斉に所定の時間リセット状態から電流を積分する場合、すべてのフォトダイオードの検出出力の蓄積時間を常にほぼ一定にすることができるので、各画素の感度を揃えることができる。

【0011】積分回路部のコンデンサが電極で絶縁体を挟みこむ構造である場合、容量の電圧依存性が小さく、積分回路部の良好なリニアリティを保ち得る。

【0012】

【実施例】本発明の実施例を図面を参照して説明する。図1は、本発明による固体撮像装置の一実施例についてその回路構成を示したもので、 $n$ 個の画素をもつ1次元イメージセンサの構成例である。フォトダイオード $D_1 \sim D_n$ は、アレイ状に配置され、受光部を構成している。これらのカソードは電源電圧 $V_{dd}$ にバイアスしている。積分回路部1101～110nは、各フォトダイオード $D_1 \sim D_n$ ごとに設けられており、フォトダイオード $D_1 \sim D_n$ の検出電流を積分器のリセット状態から積分して電圧としてそれぞれ出力する。各積分回路部の出力は、アレイ状に配置されたスイッチ（FETによる） $S_{21} \sim S_{2n}$ を介して一本の出力信号用の配線（ビデオライン）120に接続されている。シフトレジスタ130は、クロック信号 $clk$ に応じてビデオライン120にアクセスする積分回路部1101～110nをスキャンして選択するための信号 $Q_1 \sim Q_n$ を出力するためのものである。

【0013】ビデオライン120には、蓄積容量 $C_\alpha$ を介して反転アンプA0に接続されている。このアンプA0には帰還容量 $C_\beta$ 、およびそれに並列にリセット用のスイッチ $S_c$ が、各々接続されている。これらによって、積分回路部のリセット状態の出力電圧と積分した出力電圧との差を増幅して出力する信号後処理回路が構成される。

【0014】積分回路部1101は、反転アンプA1及び反転アンプA1の入出力に接続された積分容量 $C_f$ による積分器と、接続を制御するスイッチ（FETによる） $S_{11}$ 、 $S_{a1}$ 、 $S_{b1}$ とで構成される。ここで、積分容量 $C_f$ は、絶縁物をポリシリコン、もしくはアルミなどで挟み込むような構造としている。この構造としては、具体的に、例えば、MOSプロセスで一般的な二層ポリシリコン配線を利用して、その間に絶縁物を挟み込む構造などがある。容量 $C_\alpha$ 、 $C_\beta$ についても同様の構造を持つ。

【0015】スイッチ $S_{11}$ は、フォトダイオード $D_1$ から積分器への入力接続を制御するためのもので、信号 $p_d$ がハイの時オンになる。スイッチ $S_{a1}$ 、 $S_{b1}$ は、積分容量 $C_f$ を短絡して積分器のリセットを行なうためのもので、リセット信号 $reset$ 、ANDゲート1121の出力がハイの時オンになる。ANDゲート1121は、スイッチ $S_{b1}$ を制御するためのもので、片側の入力には全アレイに共通の信号 $PRST$ が印加され、

反対側は、シフトレジスタの信号がそのまま入力される。

【0016】積分回路部1102～110nも積分回路部1101と同じ構成を有する。区別のため異なった添字としているが符号が同じであれば同じものである。

【0017】つぎに、図2のタイミングチャートを使って動作例を説明する。

【0018】最初の状態 $T_0$ では、信号 $reset$ （図2（a））、信号 $p_d$ （図2（b））がハイになっている。積分器をリセットするスイッチ $S_{a1} \sim S_{an}$ 全てがオンであり、さらに各フォトダイオード $D_1 \sim D_n$ と積分器を接続するスイッチ $S_{11} \sim S_{1n}$ も全てオンである。また、シフトレジスタ130の各出力 $Q_1$ （図2（f））、 $Q_2$ （図2（g））～ $Q_n$ がローになっており、選択用のスイッチ $S_{21} \sim S_{2n}$ は全てオフである。全ての積分回路部1101～110nはリセット状態に固定されているが、ビデオライン120には積分回路部1101～110nからの出力はオフになっている。

【0019】信号 $reset$ がLとなって積分器のリセットが解除された瞬間から積分回路部1101～110nの積分動作が開始する。フォトダイオードの光電流成分の容量 $C_f$ への蓄積が始まり、光の強度が強いもの程、積分器A1～Anの出力電圧（図2（d））が低下する。そして、積分動作開始して期間 $T_1$ の経過後、信号 $p_d$ がLとなり、積分動作が終了する。フォトダイオードと積分器を接続するスイッチ $S_{11} \sim S_{1n}$ が共にオフとなり、この時光電流の蓄積が停止する。以後そのままの状態が次の積分器のリセット即ち信号 $reset$ がハイになるまで保持される。

【0020】この時の積分器の出力電圧は、オフセットを無視すると、

$$V = I_{sh} \times t / C_f$$

（ $I_{sh}$ はフォトダイオードからの光電流、 $t$ は蓄積時間 $T_1$ 、 $C_f$ はフォトダイオード接合容量である）で示され、容量 $C_f$ で光電流を積分した電圧値になる。

【0021】ここで、積分器の帰還容量 $C_f$ として、絶縁物をポリシリコン、もしくはアルミなどで挟み込むような構造としているので、この帰還容量 $C_f$ は電圧依存性がなく、十分なリニアリティを保つことができることである。さらに、このような絶縁物構造はバラツキが非常に少ないので、積分器間での感度のばらつきが発生し難く、光電流 $I_{sh}$ が等しければ積分回路部1101～110nの出力がほぼ等しいものになる。

【0022】続いて、シフトレジスタに起動信号 $s_p$ が印加されると、各積分回路部1101～110nからの読みだし動作が開始する（期間 $T_2$ ）。クロック信号 $clk$ に同期して順次シフトレジスタ130の各出力 $Q_1 \sim Q_n$ がハイになり（図2（f）、（g））、各選択用のスイッチ $S_{21} \sim S_{2n}$ が順にオンになる。スキャンさ

れた積分器からの出力信号がビデオライン120に現れる。

【0023】シフトレジスタ130の各出力 $Q_1 \sim Q_n$ がハイになった当初は、信号rstはハイに、信号prstはローになっている。この時、信号後処理回路のアンプA0のリセット用のスイッチScはオンであり、信号後処理回路はリセット状態にある。ビデオライン120に接続された容量C $\alpha$ には、選択された信号後処理回路の出力に応じた電荷が蓄えられる。

【0024】容量C $\alpha$ に電荷が蓄えられた後、信号rstはローに、信号prstはハイになる(図2(h))、

(i))。各積分器の補助リセット用のスイッチS $b_1 \sim S_{b_n}$ のうち、シフトレジスタにより選択されたもの(出力 $Q_1 \sim Q_n$ がハイのもの)のみが各ANDゲートを介して信号prstが出力される。そのため、スイッチS $b_1 \sim S_{b_n}$ のうちスイッチだけがオンになり、その選択された積分器のみがリセットされる。同時に、後処理回路のリセット状態が解除され、後処理回路の出力Voutは、容量C $\alpha$ の両端の電圧にリセットされた積分回路部の出力が加わった電圧が現れる。図2(j)は、フォトダイオードD $_1 \sim D_n$ への光量が順に多かった場合の出力例である。

【0025】この出力Voutは、積分器のオフセット電圧分を相殺した純粋な光電流を蓄積した分だけの電圧になる。これは、後処理回路のリセット状態と解除状態において、容量C $\alpha$ と容量C $\beta$ の間で電荷保存則が次の式のように成り立つからである(左辺はリセット状態、右辺は解除状態、ここで、 $V_i (= I_{sh} \times t / C_f)$ はオフセットを無視した積分器の出力電圧、Voffは積分器のオフセット電圧である)。

【0026】

$C\alpha \times (V_i + V_{off}) = C\alpha \times V_{off} + C\beta \times V_{out}$   
すなわち「 $C\alpha \times V_i = C\beta \times V_{out}$ 」であり、もし $C\alpha = C\beta$ ならば「 $V_i = V_{out}$ 」になる。

【0027】積分器のオフセット電圧は、バラツキにより各積分器で異なった値になるが、後処理回路でキャンセルされ、出力Voutは純粋な光電流の蓄積電圧が現れる。そして、すべての積分回路部110 $_1 \sim 110_n$ からの出力をさせた後(期間T $_2$ 経過後)、再び期間T $_0$ からの動作を繰り返す。

【0028】つぎに、本発明による固体撮像装置の利点を他のものとの比較において説明する。

【0029】固体撮像装置には、フォトダイオードの接合容量C $_j$ に蓄えられた電荷をソースフォロウにより読み出すタイプのものがある。このタイプのものでは、フォトダイオードからの光電流 $I_{sh}$ 、蓄積時間tを用いて出力電圧は「 $V_{out} = I_{sh} \times t / C_j$ 」で表される。

【0030】密着型イメージセンサは、フォトダイオード部が大面积であるため、感度も十分に稼げるように考えられがちであるが、実際には面積に比例してC $_j$ も大

きくなる。そのため、このタイプのものでは感度をそれほど大きくすることができない。光源であるLEDの光量を大きくせねばならず、この点が全体の消費電力を引き上げるという問題点が生じる。

【0031】しかし、本発明による固体撮像装置では、フォトダイオードD $_1 \sim D_n$ で生じる光電荷を直接積分器の帰還容量C $_f$ に蓄積するので、フォトダイオードの接合容量C $_j$ よりも容量C $_f$ に蓄積することで、感度を高くできる。容量C $_f$ は前述の構造を持つので所望の容量にコントロールすることは可能であり、また、フォトダイオードの接合容量に左右されることが無い。

【0032】前述のタイプのものでは、感度はフォトダイオード接合容量C $_j$ の影響を大きく受けるうえに、接合容量C $_j$ そのものが電圧依存性を持つ。pn接合の端子電圧は光量と共に電荷が蓄積されて変化し、空乏層厚みも変化し、接合容量C $_j$ に変化をもたらす。接合容量C $_j$ の変化に伴い、感度が変化する。即ち光電流 $I_{sh}$ に対して出力電圧Voutが比例したものにならないのである。従って、リニアリティを保てない、接合容量は各フォトダイオードによってばらつくので、感度の素子間にバラツキが発生する、という、センサ素子としては致命的な問題が発生する。この点に付いては、積分器の積分容量C $_f$ をpn接合で形成しても事情は同じである。

【0033】これに対して本発明による固体撮像装置では、積分器の積分容量C $_f$ はポリシリコンなどで絶縁物を挟んだ前述の構造で形成されているので、基本的にC $_f$ は電圧依存性がないので、リニアリティを良好に保てる。そのうえ、pn接合による容量よりもバラツキははるかに小さいので、積分器間の出力のバラツキを抑えることができる。容量C $\alpha$ 、C $\beta$ についても同様であり、信号後処理回路のリニアリティを良好に保っている。

【0034】前述のタイプのものでは、ソースフォロウ回路の出力電圧Voutは、入力されるフォトダイオードの端子電圧Vinとスレショルド電圧Vthの差になる。このスレショルド電圧Vthは各ソースフォロウ回路によって、構成するFETの間でバラツキが生じる。また、従来技術の項でのべたように各フォトダイオードに積分器を接続するタイプのものでも、オフセット電圧にバラツキを生じる。このため、各画素毎に出力電圧Voutが異なり、これをA/D変換の後にメモリなどで補正する必要があり大きな問題があった。

【0035】しかし、本発明による固体撮像装置では、上述したように、積分器のオフセット電圧はキャンセルされ、積分器間のオフセット電圧のバラツキは除去され、純粋な光電流の積分電圧のみを観測することができる。

【0036】さらに、本発明による固体撮像装置では、フォトダイオード部とそれ以外の部分を別体構造にすることにより、飛躍的に歩留りを向上することができる。例えば、図3のようにフォトダイオードD $_1 \sim D_n$ から

なるフォトダイオードアレイ102と、それ以外の全回路（積分回路部1101～110nや信号後処理回路など）の部分103を別体で構成することが可能である。

【0037】一般に、密着型イメージセンサでは、フォトダイオードサイズは1mm□程度以上大きなサイズが使われるが、本発明のフォトダイオード以外の部分はごく一般的な2μmルール程度のCMOSルールを適用すれば200μm□程度の大きさに収められる。そこでフォトダイオード以外の部分を切り離し、できるだけ集積する。これは、従来の方式でも可能であるが、従来の方式では感度のばらつきがますます大きくなってしまふ。この場合、フォトダイオードと回路部を結ぶ接続線の寄生容量Cpがそのまま次式のように感度に影響するからである。

$$V_o = I_{sh} \times t / (C_j + C_p)$$

これに較べ、本発明の方式では、あくまでもフォトダイオード電荷は、フォトダイオードの接合容量Cjや寄生容量Cpに関わりなく、積分器の積分容量Cfだけに蓄積されるのでこのようなバラツキは生じない。

【0038】このように、フォトダイオードはフォトダイオードだけを、またそれ以外の能動回路だけを集積して歩留りの追及をすることができるので製造コストを著しく削減できることは言うまでもない。

【0039】上述の実施例は、積分回路部1101～110nが同時に積分動作をし、順次読み出される、という場合について示したものであるが、積分回路部1101～110nが順次積分動作を開始し、順次読み出される、という構成も可能である。

【0040】図4はその場合の回路構成を、図5はそのタイミングチャートを示したものである。これらの図において、同一の符号のものは、前述の図1、2のものと同一のものを示している。

【0041】図4の装置では、クロックclkごとにシフトレジスタの出力Q1～Qnは順次ハイとなる（この点については図1と同じ）。積分回路部1101～110nのうち、ハイとなったシフトレジスタの出力に対応するものが読み出され、他のものは、積分動作状態となっている。

【0042】図4の期間T1、T2の部分は、積分回路部1101、1102の読み出しがなされる期間を示している。読み出し動作は、前述の実施例と同じであり、信号rst、PRSTにより信号後処理回路、積分回路部のリセットが制御される。

【0043】このようにすることで、積分動作の時間を

長くとることができ、また制御は比較的楽なものになる。

【0044】本発明は前述の実施例に限らず様々な変形が可能である。

【0045】積分器のリセットについては、図1のようなスイッチSa、Sb及びANDゲート112で構成したが（添字略）、ANDゲート112及びスイッチSbにかえて、直列の2つのスイッチを積分容量Cfの両端につなぐようにしても等価である。或いは、スイッチSbにかえて、ANDゲート112の出力をリセット信号resetとともにORゲートを介して与えるようにしても良い。

【0046】また、積分容量Cfは、誤差が許容される範囲内であれば、pn接合によるものなどを、上記構造のものに並列にして複数種類設けても構わない。

【0047】

【発明の効果】以上の通り本発明の固体撮像素子によれば、オフセット電圧と等しいリセット状態の出力電圧と積分した出力電圧との差をとることでオフセット電圧がキャンセルされるので、オフセット電圧による成分が抑えられた良好な出力信号を各画素について得ることができ。

【0048】積分回路部が一斉に所定の時間電流を積分する場合、各画素の感度を揃えることができるので、ムラのない良好な出力を得ることができる。また、積分回路部のコンデンサが電極を絶縁体で挟みこむ構造である場合、積分回路部の良好なリニアリティを保ち得るので、直線性の良い良好な出力を得ることができる。

【図面の簡単な説明】

【図1】本発明による固体撮像装置の一実施例の回路構成図。

【図2】図1の回路のタイミングチャート。

【図3】本発明による固体撮像装置の一実施例の回路構成図。

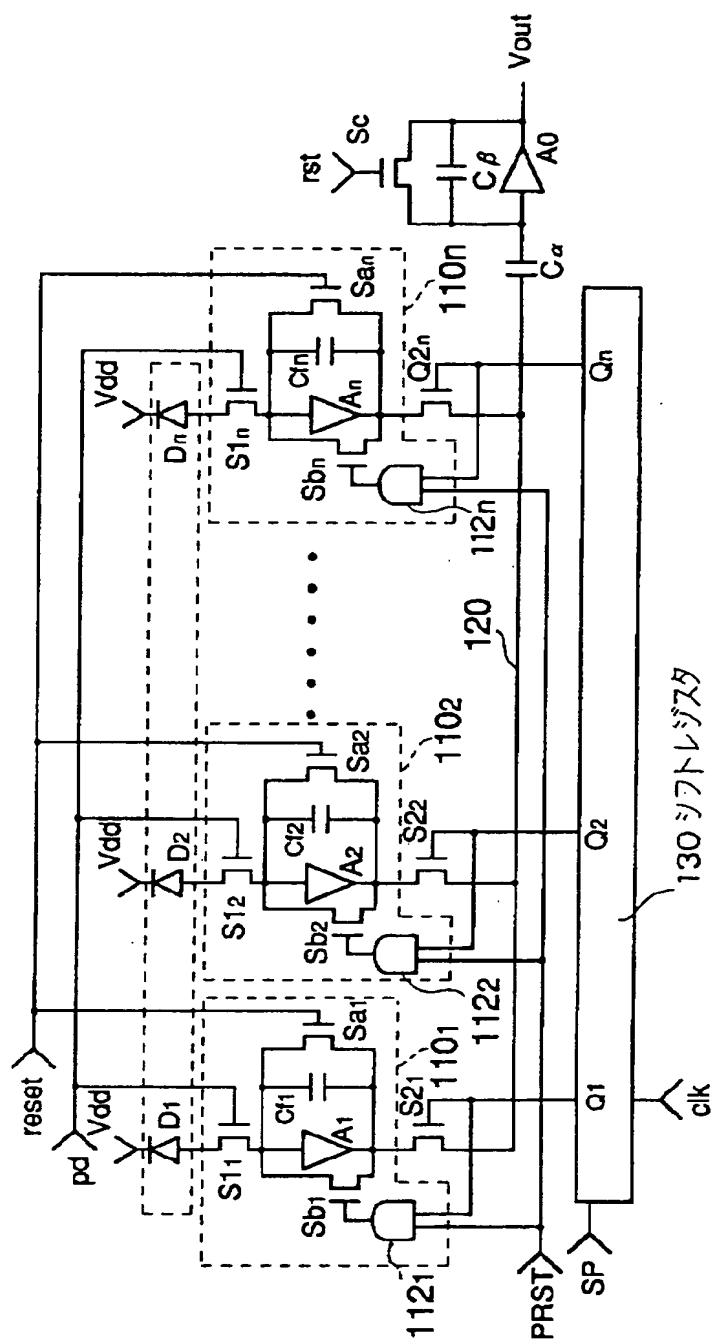
【図4】本発明による固体撮像装置の第二実施例の回路構成図。

【図5】図4の回路のタイミングチャート。

【符号の説明】

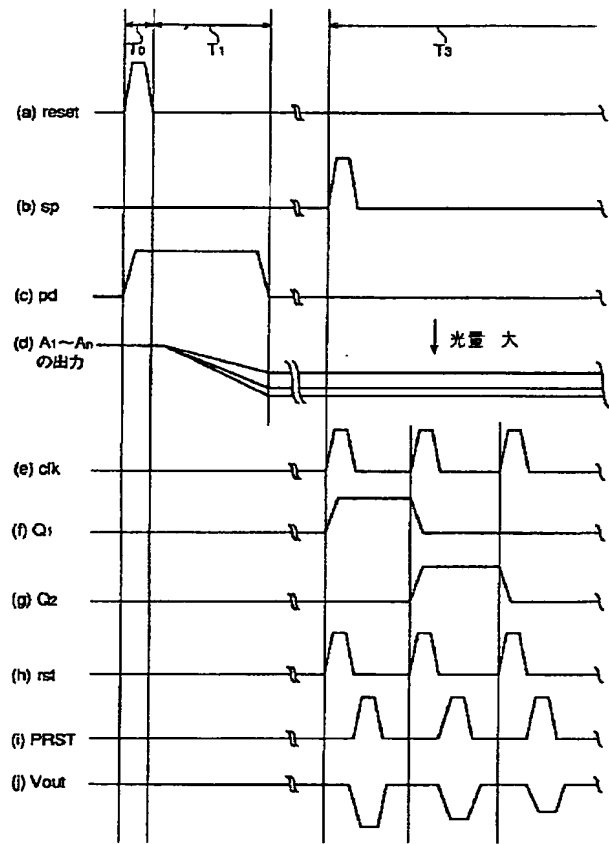
1101～110n…積分回路部、130…シフトレジスタ、A0…増幅器、Cα、Cβ、Cf1～n…コンデンサ、D1～Dn…フォトダイオード、S11～S1n、S21～S2n、Sa1～San、Sb1～Sbn…スイッチ。

【图 1】

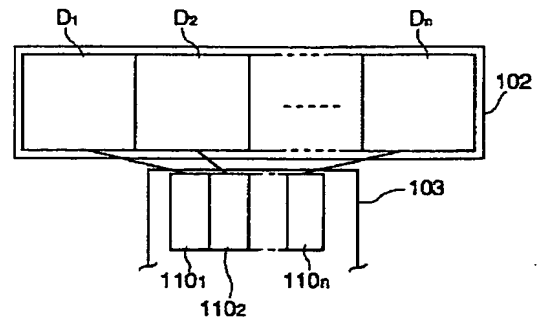




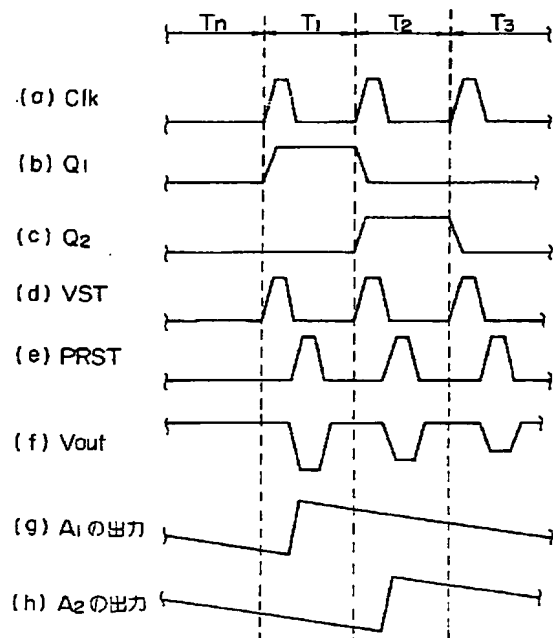
【図2】



【図3】



【図5】



【図4】

